

Docket No.: K-0605

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :
:

Jong Heon KIM :
:

Serial No.: New U.S. Patent Application :
:

Filed: February 5, 2004 :
:

Customer No.: 34610 :
:

For: APPARATUS FOR COHERENT COMBINING TYPE DEMODULATION
IN COMMUNICATION SYSTEM AND METHOD THEREOF

TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

U.S. Patent and Trademark Office
2011 South Clark Place
Customer Window
Crystal Plaza Two, Lobby, Room 1B03
Arlington, Virginia 22202

Sir:

At the time the above application was filed, priority was claimed based on the following application:

Korean Patent Application No. P2003-0007824 filed February 7, 2003

A copy of each priority application listed above is enclosed.

Respectfully submitted,
FLESHNER & KIM, LLP

Daniel Y.J. Kim
Registration No. 36,186

P.O. Box 221200
Chantilly, Virginia 20153-1200
703 766-3701 DYK/cpg
Date: February 5, 2004



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출 원 번 호 : 10-2003-0007824
Application Number

출 원 년 월 일 : 2003년 02월 07일
Date of Application FEB 07, 2003

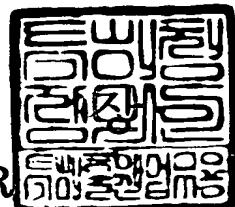
출 원 인 : 엘지전자 주식회사
Applicant(s) LG Electronics Inc.



2003 년 02 월 21 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0004
【제출일자】	2003.02.07
【국제특허분류】	H04B
【발명의 명칭】	레이크 수신기 및 이를 위한 신호를 수신하는 방법
【발명의 영문명칭】	Rake receiver and a method of receiving a signal therefor
【출원인】	
【명칭】	엘지전자 주식회사
【출원인코드】	1-2002-012840-3
【대리인】	
【성명】	김용인
【대리인코드】	9-1998-000022-1
【포괄위임등록번호】	2002-027000-4
【대리인】	
【성명】	심창섭
【대리인코드】	9-1998-000279-9
【포괄위임등록번호】	2002-027001-1
【발명자】	
【성명의 국문표기】	김종현
【성명의 영문표기】	KIM, Jong Heon
【주민등록번호】	690205-1951017
【우편번호】	139-240
【주소】	서울특별시 노원구 공릉동 풍림아이원아파트 111동 406호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사 를 청구합니다. 대리인 김용인 (인) 대리인 심창섭 (인)

1020030007824

출력 일자: 2003/2/22

【수수료】

【기본출원료】	17	면	29,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	7	항	333,000	원
【합계】			362,000	원
【첨부서류】	1. 요약서·명세서(도면)_1통			

【요약서】**【요약】**

본 발명은 통신 시스템에 관한 것으로 특히 다중 경로의 신호들을 수신하기 위한 동기 결합 방식에 의한 레이크 수신기에 관한 것이다. 이와 같은 레이크 수신기는 다중 경로의 신호들을 수신하고, 해당 경로에서 위상 기준 신호를 생성하여 상기 해당 경로를 통하여 수신된 신호들의 위상 에러를 보상하는 다수의 평거들을 포함하여 구성된다.

【대표도】

도 4

【색인어】

동기 결합, 레이크 수신기

【명세서】

【발명의 명칭】

레이크 수신기 및 이를 위한 신호를 수신하는 방법{Rake receiver and a method of receiving a signal therefor}

【도면의 간단한 설명】

도 1은 종래 기술에 이용되는 수신기의 일 예를 나타낸 블록 다이어그램이다.

도 2는 도 1에 도시된 평거의 상세 구성의 일 예를 나타낸 블록 다이어그램이다.

도 3은 본 발명에서 이용되는 송신기의 일 예를 나타낸 블록 다이어그램이다.

도 4는 본 발명에 따른 수신기의 일 예를 나타낸 블록 다이어그램이다.

도 5는 도 4에 도시된 평거의 상세 구성의 일 예를 나타낸 블록 다이어그램이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<6> 본 발명은 통신 시스템에 관한 것으로 특히 다중 경로의 신호들을 수신하기 위한 동기 결합(coherent combining) 방식에 의한 레이크 수신기에 관한 것이다.

<7> 일반적으로 레이크 수신기는 다중 경로의 신호들을 수신하기 위하여 다수의 평거들을 포함하여 구성된다. IS-95-A 스펙에 의하면, 1 개의 20ms 프레임은 16 개의 전력 제어 그룹들(Power Control Group; 이하 PCG)를 포함하고, 각 PCG는 6개의 왈쉬 코드 셋들을 포함한다. 각 왈쉬 코드 셋은 64개의 왈쉬 코드들을 포함한다. 이 왈쉬 코드 레이트

는 307.2 kbps이고, PN(Pseudo Noise) 코드 레이트는 1.2288Mbps이기 때문에 하나의 왈쉬 코드당 4개 PN 칩으로 확산된다.

- <8> 도 1은 종래 기술에 이용되는 수신기의 일 예를 나타낸 블록 다이어그램이다.
- <9> 도 2는 도 1에 도시된 평거의 상세 구성의 일 예를 나타낸 블록 다이어그램이다.
- <10> 도 1 및 도 2를 참조하면, 종래의 각 수신 평거(1a~1n)는 역확산기(19)의 출력인 I (Inphase) 성분과, Q(Quadrature) 성분의 상관 값을 각각 구하고, 이 I 성분 및 Q 성분의 상관 값을로부터 64개의 왈쉬 코드들에 대한 에너지 값을 구한다. 결합기(2)는 상기 평거들(1a~1n)의 64개의 왈쉬 코드들에 대한 해당 에너지 값을 최대비로 결합한다. 복호기(3)는 상기 결합기(2)의 출력을 복호하여 데이터 심볼들을 출력한다.
- <11> 도 2를 참조하면, I/Q 성분의 수신 신호 rx_i와, rx_q에 I/Q 성분의 PN 코드들을 각각 적용하여 수신 신호들을 역확산하는 직교 사상 역확산기(Orthogonal Quadrature despreader; 이하 OQPSK 역확산기)(19)와, 상기 역확산기(19)의 I/Q 성분의 역확산된 신호를, I/Q 성분에 대한 64개의 왈쉬 코드들에(예를 들어, 하다마드 코드들) 대해, I/Q 성분의 상기 역확산된 신호의 왈쉬 상관 값을 구하는 하다

마드 변환기들(15a 및 15b), 64 개의 왈쉬 코드들에 대한 I/Q 성분에 대한 상기 왈쉬 상관 값들을 누적하고, 이 누적된 왈쉬 상관 값들의 I/Q 성분을 더하여 64 개의 왈쉬 에너지 값들을 출력하는 에너지 검출기(16)를 포함하여 구성된다. 이를 비동기 결합(non-coherent combining) 방식에 의한 레이크 수신기라 지칭한다. 이 비동기 결합 방식에 근거하여 수신 신호를 복조 및 복호하는 방법은 비동기 결합 과정에서 발생하는 손실 때문에 동기 결합 방식에 근거하여 수신 신호를 복조 및 복호하는 방법에 비하여 성능이 저하되는 문제점이 있다. 예를 들어, 동일한 S/N를 가지는 두 개의 평거들의 출력 신호들을 결합할 때, 동기 방식은 일반적으로 3dB의 결합이득을 얻을 수 있다. 그러나, 비동기 방식은 약 1dB의 비동기 결합 손실을 가지기 때문에 결과적으로 2dB의 결합이득을 얻을 수 있다.

【발명이 이루고자 하는 기술적 과제】

- <12> 이상에서 언급한 종래 기술의 문제점을 감안하여 안출한 것으로서, 본 발명의 목적은 동기 결합 방식에 의한 레이크 수신기를 제공하기 위한 것이다.
- <13> 본 발명의 다른 목적은, 링크의 성능을 높이기 위한 동기 결합 방식에 의한 레이크 수신기를 제공하기 위한 것이다.
- <14> 이상과 같은 목적을 달성하기 위한 본 발명의 일 특징에 따르면, 레이크 수신기는 다중 경로의 신호들을 수신하고, 해당 경로에서 위상 기준 신호를 생성하여 상기 해당 경로를 통하여 수신된 신호들의 위상 에러를 보상하는 다수의 평거들을 포함하여 구성된다.

<15> 본 발명의 다른 특징에 따르면, 신호를 수신하는 방법은 다중 경로의 신호들을 수신하고, 상기 수신된 신호를 이용하여 위상 기준 신호를 생성하고 상기 위상 기준신호를 이용하여 상기 수신된 신호들의 코히어런트 디모듈레이션을 수행하는 단계를 포함하여 이루어진다.

【발명의 구성 및 작용】

<16> 이하 본 발명의 바람직한 일 실시 예에 따른 구성 및 작용을 첨부된 도면을 참조하여 설명한다.

<17> 도 3은 본 발명에서 이용되는 송신기의 일 예를 나타낸 블록 다이어그램이다.

<18> 도 3을 참조하면, 송신기는 입력되는 정보 비트들을 기결정된 코딩 방식에 따라 부호화하는 부호기(10), 상기 부호화된 비트들을 직교 사상 변조(Orthogonal Quadrature modulation method)에 기반하여 변조하는 직교 변조기(20), I(Inphase) 성분의 PN 코드들과, Q(Quadrature) 성분의 PN 코드들과 함께 상기 변조된 비트들을 확산하여 I 성분과, Q 성분의 확산된 비트들을 각각 출력하는 확산기(30), 상기 I 성분과 Q 성분의 확산된 비트들의 원하지 않는 성분을 제거하는 기저대역 필터들(40a, 40b), 상기 기저대역 필터들(40a, 40b)의 I 성분과 Q 성분의 출력들에 반송 주파수들을 적용하는 믹서들(50a, 50b), 상기 믹서들(50a, 50b)의 출력을 더하여 하나의 신호($s(t)$)로써 출력하는 덧셈기(60)를 포함하여 구성된다.

<19> 도 4는 본 발명에서 이용되는 수신기의 일 예를 나타낸 블록 다이어그램이다.

<20> 도 4를 참조하면, 상기 수신기는 다중 경로의 신호들을 수신하고, 가상 파일럿 신호를 생성하여 상기 수신된 신호들의 위상 에러를 보상하는 다수의 평거들(100), 상기

평거들의 출력을 최대비로 결합하는 결합기(200), 상기 결합기(200)의 출력을 복호하여 데이터 심볼들을 출력하는 복호기(300)를 포함하여 구성된다.

<21> 상기 결합기(200)는 각 평거로부터의 왈쉬 에너지 값들을 더하는 벡터 덧셈기(201), 상기 벡터 덧셈기(201)의 출력값들 중 최대의 왈쉬(또는 심볼) 에너지에 해당되는 왈쉬 코드의 인덱스(win_index)를 검출하고, 이 검출된 인덱스를 각 평거에 제공하는 인덱스 검출기(204), 각 평거로부터 출력되는 I 성분의 상관 값들을 모두 더하는 덧셈기(202), 상기 덧셈기의 출력인 데이터 심볼 값을 판정하는 뉴얼 맥시마(203)를 포함하여 구성된다.

<22> 도 5는 도 4에 도시된 평거의 상세 구성의 일 예를 나타낸 블록 다이어그램이다.

<23> 도 5를 참조하면, 각 평거(100)는 I/Q 성분의 수신 신호 rx_i와, rx_q에 I/Q 성분의 PN 코드들을 각각 적용하여 수신 신호들을 역확산하는 직교 사상 역확산기(Orthogonal Quadrature despreader; 이하 OQPSK 역확산기)(110)와, 상기 역확산기(110)의 I/Q 성분의 역확산된 신호를, I/Q 성분에 대한 64개의 왈쉬 코드들에(예를 들어, 하다마드 코드들) 대해, I/Q 성분의 상기 역확산된 신호의 왈쉬 상관 값들을 구하는 제1 및 제2 하다마드 변환기들(Hadamard Transformer)(170a 및 170b), I/Q 성분에 대한 64개의 왈쉬 코드들에 대해 상기 왈쉬 상관 값들의 왈쉬 에너지 값들을 출력하는 에너지 검출기(energy detector)(180), 상기 제1 및 제2 하다마드 변환기들(170a 및 170b)의 64개의 I/Q 왈쉬 상관값들 중 상기 win_index에 해당되는 I/Q 왈쉬 상관 값들로부터 해당 데이터 심볼들의 위상 예러 값을 추정하는 위상 추정기(예를 들어, 결정 지향 위상 추정기(decision directed phase estimator))(190), 상기 위상 추정기(190)로부터 상기 위상 예러 값이 출력될 때까지 상기 I/Q 성분의 역확산된 신호들을 지연시키는 지연기들

(193a 및 193b), 상기 지연기들(193a 및 193b)에 의해 지연된 I/Q 성분의 역학산된 신호들에 상기 추정된 위상 에러값을 복소 곱셈하여 상기 I/Q 성분의 역학산된 신호들의 위상 에러를 보상하여 출력하는 위상 보상기(phase rotator)(194), 상기 위상 보상기(194)로부터 출력되는 I 성분의 역학산된 신호를 64 개의 왈쉬 코드들(예를 들어, 하다마드 코드들)에 대하여 왈쉬 상관 값을 구하는 제3 하다마드 변환기(195)를 포함하여 구성된다.

<24> 도 5에서 상기 위상 보상기(194)는 왈쉬 디스커버링되기 이전인 I/Q 성분의 역학산된 신호들의 위상 에러를 보상한다.

<25> 각 평거의 제3 하다마드 변환기(195)로부터 출력되는 64 개의 I 성분의 왈쉬 상관값들은 벡터 덧셈기(201)에 동기 결합되고, 이 결합값의 절대값이 구해진다. 이 절대값은 듀얼 맥시마(203)에 전달되어, 상기 듀얼 맥시마(203)는 최종적으로 1 개의 왈쉬 코드 셋(64 개의 왈쉬 코드) 당 6개의 심볼을 검출한다. 이는 복호기(300)에 의해 복호되어 원래의 정보 비트들이 출력된다.

<26> 상기 벡터 덧셈기(201)는 각 평거의 에너지 검출기(180)로부터 출력되는 64 개의 I/Q 성분의 왈쉬 에너지 값을 각 왈쉬 코드별로 더한다.

<27> 상기 인덱스 검출기(204)는 상기 각 왈쉬 코드별로 더해진 왈쉬 (또는 심볼) 에너지 값을 중 최대 에너지를 갖는 왈쉬 인덱스들을 검출한다. 상기 검출된 왈쉬 인덱스들은 각 평거의 위상 추정기(190)로 채입력된다.

<28> 본 발명의 실시예에서는 송신기의 확산 방식에 따라 본 발명의 역학산 방식 역시 변형이 가능하다. 또한, 하다마드 변환 역시 상관을 구하는 다른 방식으로 변형이 가능

하다. 상기 위상 추정기의 위상 추정 필터는 누산기 형태 뿐만이 아니라 다른 방식으로 변형이 가능하다. 상기 결합기의 절대값을 구하는 장치는 다른 방식으로 변형이 가능하다.

【발명의 효과】

<29> 이상의 설명에서와 같이 본 발명은 역방향 링크 상에서 직교 변조기에 대한 수신기를 구성하는데 있어 동기 결합 방식에 의해 비동기 결합 손실을 줄이는 효과가 있다. 상기 동기 결합 방식에서는 파일럿 신호가 필요하지만, IS-95-A의 역방향 링크에서는 파일럿 신호가 존재하지 않는다. 따라서, 파일럿 신호 대신 위상 기준 신호 또는 결정지향 위상 신호(decision directed phase signal)를 만들고, 이 위상 기준 신호 또는 결정지향 위상 신호를 이용하여 동기 결합을 수행한다. 예를 들어, 동일한 S/N을 가지는 두 개의 평거를 결합할 때, 기존의 비동기 결합 수신기에 비해 일반적으로 0.5dB 이상의 성능 향상을 가진다.

<30> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다.

<31> 따라서, 본 발명의 기술적 범위는 실시예에 기재된 내용으로 한정하는 것이 아니라 특허 청구 범위에 의해서 정해져야 한다.

【특허청구범위】**【청구항 1】**

다중 경로의 신호들을 수신하고, 해당 경로에서 위상 기준 신호를 생성하여 상기 해당 경로를 통하여 수신된 신호들의 위상 에러를 보상하는 다수의 평거들을 포함하여 구성되는 것을 특징으로 하는 레이크 수신기.

【청구항 2】

제 1 항에 있어서, 상기 수신기는
각 평거들로부터 출력되는 심볼 에너지 값들 중 최대 심볼 에너지를 갖는 왈쉬 인덱스를 검출하는 인덱스 검출기를 더 포함하여 구성되는 것을 특징으로 하는 레이크 수신기.

【청구항 3】

제 2 항에 있어서, 각 평거는,
상기 해당 경로를 통하여 수신된 신호들을 역학산하는 역학산기;
상기 역학산된 신호의 왈쉬 상관 값을 구하는 제1 변환기;
상기 왈쉬 상관 값을 심볼 에너지 값을 구하여 상기 인덱스 검출기로 출력하는 에너지 검출기;
상기 왈쉬 인덱스에 해당되는 왈쉬 상관 값을 상기 위상 기준 신호로 생성하여 상기 왈쉬 상관 값을 위상 에러 값을 추정하는 위상 추정기;
상기 위상 추정기로부터 상기 위상 에러 값을 출력될 때까지 상기 역학산된 신호들을 자연시키는 자연기;

상기 지연기에 의해 지연된 역학산된 신호들에 상기 추정된 위상 에러 값을 적용하여 상기 역학산된 신호들의 위상 에러를 보상하는 위상 보상기;
상기 위상이 보상된 역학산된 신호들의 왈쉬 상관 값을 구하는 제2 변환기를 포함하여 구성되는 것을 특징으로 하는 레이크 수신기.

【청구항 4】

제 3 항에 있어서, 상기 수신기는 각 평거의 위상 보상기로부터 출력되는 상관 값을 중 인페이즈(inphase) 성분들을 더하여 출력하는 덧셈기;
상기 인페이즈 성분들의 심볼 값을 판정하는 판정기를 더 포함하여 구성되는 것을 특징으로 하는 레이크 수신기.

【청구항 5】

다중 경로의 신호들을 수신하고, 상기 수신된 신호를 이용하여 위상 기준 신호를 생성하고 상기 위상 기준신호를 이용하여 상기 수신된 신호들의 코히어런트 디모듈레이션을 수행하는 단계를 포함하여 이루어지는 것을 특징으로 하는 신호 수신 방법.

【청구항 6】

제 5 항에 있어서,
상기 수신된 신호들을 역학산하고, 왈쉬 코드에 대한 상기 역학산된 신호들의 상관값을 구하는 단계;

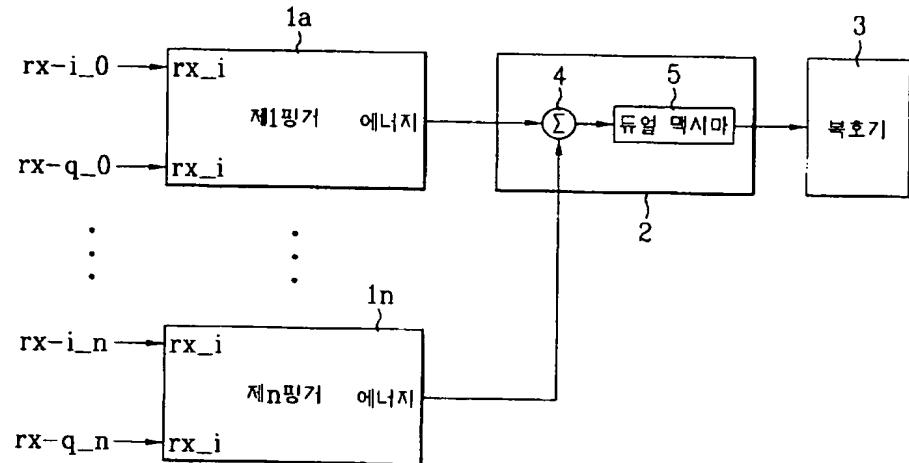
상기 월쉬 코드에 대한 상관 값들 중 에너지가 최대인 값을 선택하여 상기 위상 기준 신호를 생성하는 단계를 더 포함하여 이루어 지는 것을 특징으로 하는 신호 수신방법.

【청구항 7】

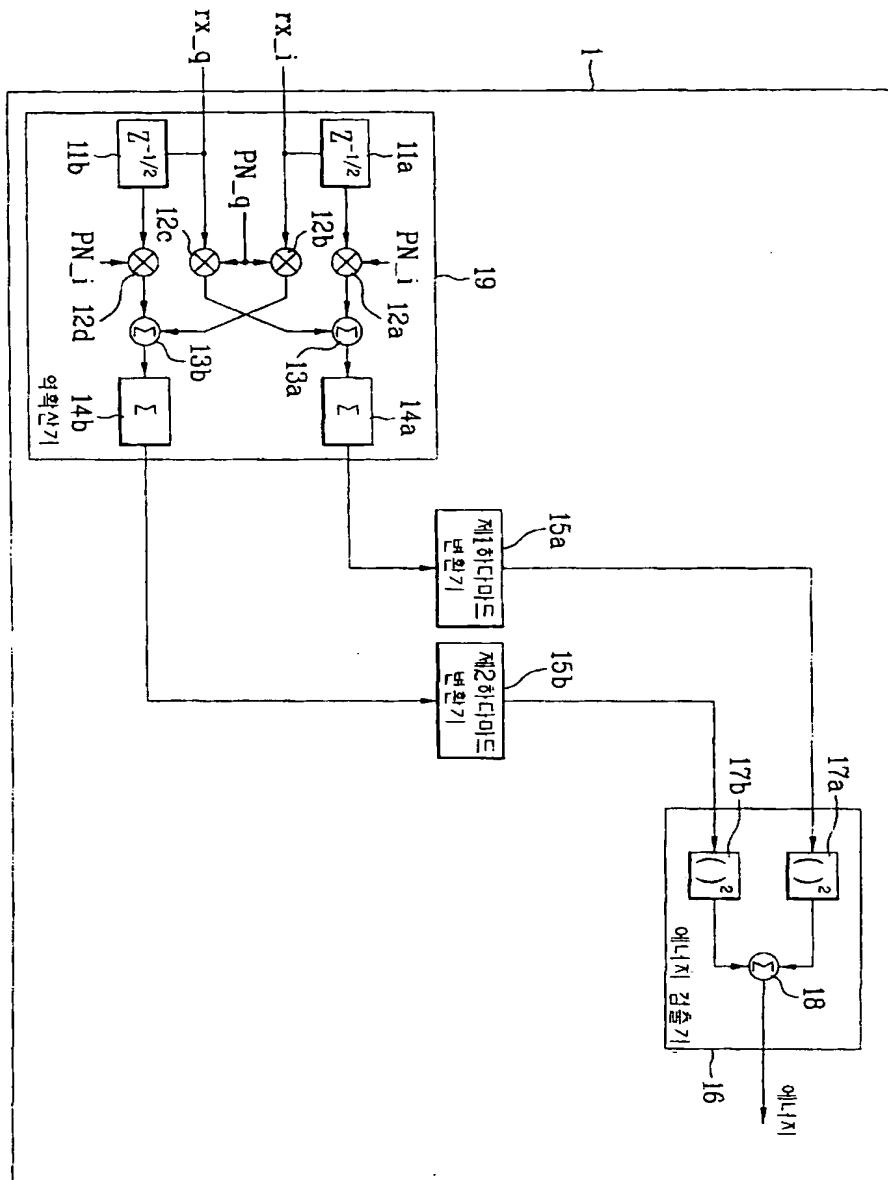
제 5 항에 있어서, 상기 위상 기준 신호는 결정지향 위상 (decision directed phase) 신호인 것을 특징을 하는 신호 수신 방법.

【도면】

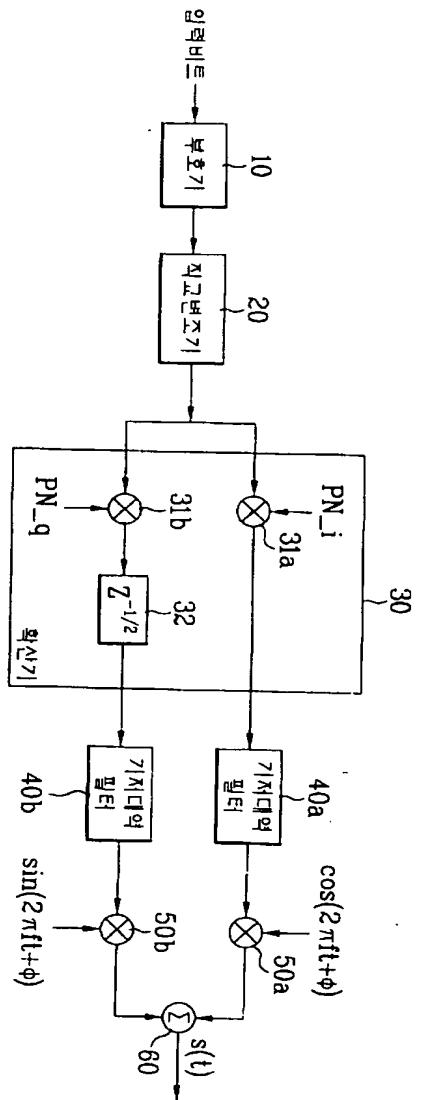
【도 1】



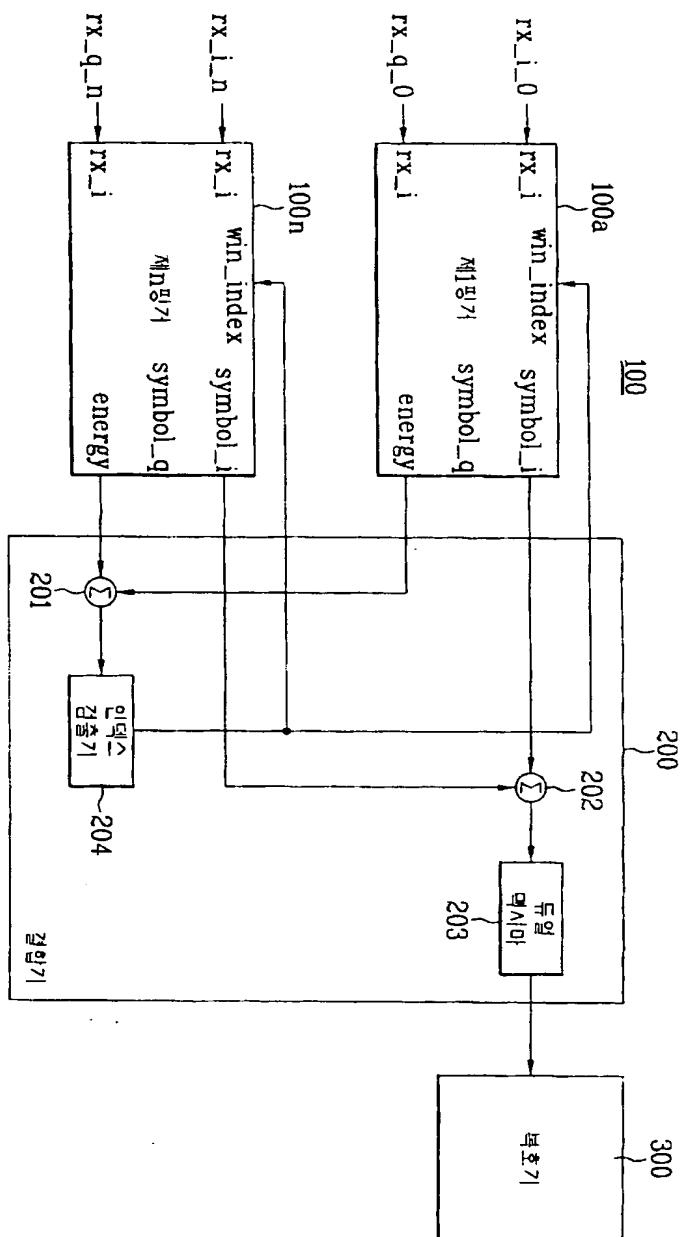
【도 2】



【도 3】



【도 4】



【도 5】

